

80C51 上电复位和复位延时的时序分析

■ 河北通信职业技术学院 李学海
 ■ 机械科学研究院 刘治山
 ■ 师 慧 公 司 宋庆国

80C51 单片机的上电复位 POR (Power On Reset) 实质上就是上电延时复位,也就是在上电延时期间把单片机锁定在复位状态上。为什么在每次单片机接通电源时,都需要加入一定的延迟时间呢? 分析如下。

1 上电复位时序

在单片机及其应用电路每次上电的过程中,由于电源回路中通常存在一些容量大小不等的滤波电容,使得单片机芯片在其电源引脚 V_{CC} 和 V_{SS} 之间所感受到的电源电压值 V_{DD} , 是从低到高逐渐上升的。该过程所持续的时间一般为 1~100 ms (记作 $t_{addrisc}$)。上电延时 $t_{addrisc}$ 的定义是电源电压从 10% V_{DD} 上升到 90% V_{DD} 所需的时间,如图 1 所示。

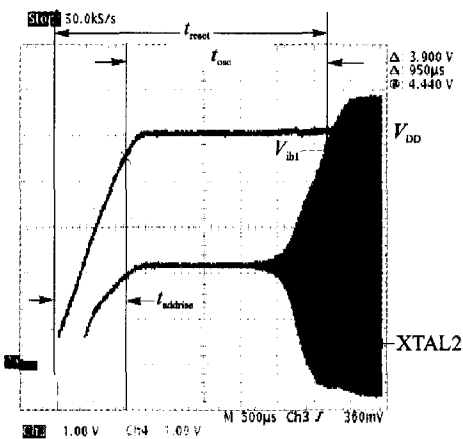


图 1 上电延时 $t_{addrisc}$ 和起振延时 t_{osc} 实测结果

在单片机电源电压上升到适合内部振荡电路运行的范围并且稳定下来之后,时钟振荡器开始了启动过程(具体包括偏置、起振、锁定和稳定几个过程)。该过程所持续的时间一般为 1~50 ms (记作 t_{osc})。起振延时 t_{osc} 的定义是时钟振荡器输出信号的高电平达到 V_{ih1} 所需的时间。从图 1 所示的实际测量图中也可以看得很清楚。这里的 V_{ih1} 是单片机电气特性中的一个普通参数,代表 XTAL1

和 RST 引脚上的输入逻辑高电平。例如,对于常见的单片机型号 AT89C51 和 AT89S51,厂家给出的 V_{ih1} 值为 $0.7V_{DD} \sim V_{DD} + 0.5V$ 。

从理论上讲,单片机每次上电复位所需的最短延时应该不小于 t_{reset} 。这里, t_{reset} 等于上电延时 $t_{addrisc}$ 与起振延时 t_{osc} 之和,如图 1 所示。从实际上讲,延迟一个 t_{reset} 往往还不够,不能够保障单片机有一个良好的工作开端。

在单片机每次初始加电时,首先投入工作的功能部件是复位电路。复位电路把单片机锁定在复位状态上并且维持一个延时(记作 T_{RST}),以便给予电源电压从上升到稳定的一个等待时间;在电源电压稳定之后,再插入一个延时,给予时钟振荡器从起振到稳定的一个等待时间;在单片机开始进入运行状态之前,还要至少推迟 2 个机器周期的延时,如图 2 所示。

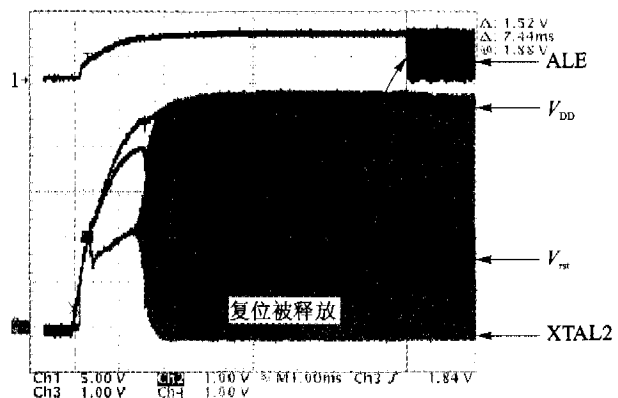


图 2 复位信号释放的时机

Ch1 显示 ALE 信号,每格 5V;Ch2 显示 RST 上的电压信号,每格 1V; Ch3 显示 V_{DD} 信号,每格 1V;Ch4 显示 XTAL2 信号,每格 1V

2 上电复位电路 3 款

上述一系列的延时,都是利用在单片机 RST 引脚上

外接一个 RC 支路的充电时间而形成的。典型复位电路如图 3(a) 所示, 其中的阻容值是原始手册中提供的。在经历了一系列延时之后, 单片机才开始按照时钟源的工作频率, 进入到正常的程序运行状态。从图 2 所示的实测曲线中可以看到 4 条曲线: V_{DD} 、 V_{rst} 、XTAL2 和 ALE。在电源电压以及振荡器输出信号稳定之后, 又等待了一段较长的延时才释放 RST 信号, 使得 CPU 脱离复位锁定状态; 而 RST 信号一旦被释放, 立刻在 ALE 引脚上就可检测到持续的脉冲信号。

缩短放电持续时间, 以便消除隐患。二极管 D 只有在单片机断电的瞬间(即 V_{CC} 趋近于 0 V, 可以看作 V_{CC} 对地短路)正向导通, 平时一直处于反偏截止状态。

3 上电复位失败的 2 种案例分析

假如上电复位延迟时间不够或者根本没有延时过程, 则单片机可能面临以下 2 种危险, 从而导致 CPU 开始执行程序时没有一个良好的初始化, 甚至陷入错乱状态。

① 在时钟振荡器输出的时钟脉冲还没有稳定, 甚至还没有起振之前, 就因释放 RST 信号的锁定状态而放纵 CPU 开始执行程序。这将会导致程序计数器 PC 中首次抓取的地址码很可能是 0000H 之外的随机值, 进而引导 CPU 陷入混乱状态。参考图 5 所示的实测信号曲线。

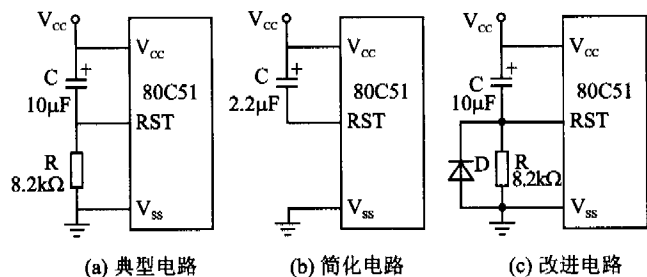


图 3 上电复位延时电路

由于标准 80C51 的复位逻辑相对简单, 复位源只有 RST 一个(相对新型单片机来说, 复位源比较单一), 因此各种原因所导致的复位活动以及复位状态的进入, 都要依靠在外接引脚 RST 上施加一定时间宽度的高电平信号来实现。

标准 80C51 不仅复位源比较单一, 而且还没有设计内部上电复位的延时功能, 因此必须借助于外接阻容支路来增加延时环节, 如图 3(a) 所示。其实, 外接电阻 R 还是可以省略的, 理由是一些 CMOS 单片机芯片内部存在一个现成的下拉电阻 R_{rst} 。例如, AT89 系列的 R_{rst} 阻值约为 50~200 k Ω ; P89V51Rx2 系列的 R_{rst} 阻值约为 40~225 k Ω , 如图 4 所示。因此, 在图 3(a) 基础上, 上电复位延时电路还可以精简为图 3(b) 所示的简化电路(其中电容 C 的容量也相应减小了)。

在每次单片机断电之后, 须使延时电容 C 上的电荷立刻放掉, 以便为随后可能在很短的时间内再次加电作好准备。否则, 在断电后 C 还没有充分放电的情况下, 如果很快又加电, 那么 RC 支路就失去了它应有的延迟功能。因此, 在图 3(a) 的基础上添加一个放电二极管 D, 上电复位延时电路就变成了如图 3(c) 所示的改进电路。也就是说, 只有 RC 支路的充电过程对电路是有用的, 放电过程不仅无用, 而且会带来潜在的危害。于是附加一个放电二极管 D 来大大

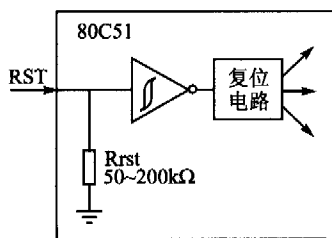


图 4 复位引脚 RST 内部电路

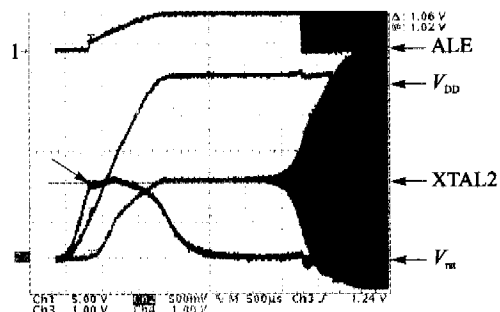


图 5 在时钟未稳定前释放 RST 的情况

② 在电源电压还没有上升到合适范围之前(自然也是时钟尚未稳定之前), 就释放 RST 信号的锁定状态, 将会使单片机永远感受不到复位信号、经历不到复位过程、包含 PC 在内的各个 SFR 内容没有被初始化而保留了随机值, 从而导致 CPU 从一个随机地址开始执行程序, 进而也陷入混乱状态。参考图 6 所示的实测信号曲线。



图 6 在电源和时钟均未稳定前释放 RST 的情况

图 6 在电源和时钟均未稳定前释放 RST 的情况

4 外接监控器 MAX810x

为了提高单片机应用系统的稳定性,以及保障单片机应用系统的可靠复位,许多世界著名的半导体公司,陆续推出了种类繁多、功能各异、封装微小的专用集成电路。本文仅以带有电源电压跌落复位和上电延迟复位功能的3脚芯片 MAX810x 为例,简单说明。

MAX810x(x = L、M、J、T、S 或 R)是美国 Maxim 公司研制的一组 CMOS 电源监控电路,能够为低功耗微控制器 MCU(或 μC)、微处理器 MPU(或 μP)或数字系统监视 3~5 V 的电源电压。在电源上电、断电和跌落期间产生脉宽不低于 140 ms 的复位脉冲。与采用分立元件或通用芯片构成的欠压检测电路相比,将电压检测和复位延时等功能集成到一片 3 引脚封装的小芯片内,大大降低了系统电路的复杂性,减少了元器件的数量,显著提高了系统可靠性和精确度。应用电路如图 7 所示。

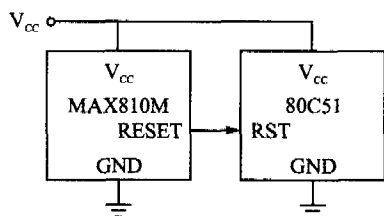


图 7 外接带延时功能的电压检测复位电路

MAX810x 系列产品提供高电平复位信号,并且还能提供 6 种固定的检测门限(4.63 V、4.38 V、4.00 V、3.08 V、2.93 V 和 2.63 V)。例如,MAX810M 的检测门限电压就是 4.38 V,回差电压约为 0.16 V。

对于 MAX810,在电源上电、断电或跌落期间,只要 V_{cc} 还高于 1.1 V,就能保证 RESET 引脚输出高电压。在 V_{cc} 上升期间 RESET 维持高电平,直到电源电压升至复位门限以上。在超过此门限后,内部定时器大约再维持 240 ms 后释放 RESET,使其返回低电平。无论何时只要电源电压降低到复位门限以下(即电源跌落),RESET 引脚就会立刻变高。

关于 MAX810 芯片的更多信息,可以参考该器件的产品手册。

参考文献

- [1] 李学海. PIC 单片机实用教程——基础篇/扩展篇. 北京:北京航空航天大学出版社,2002.
- [2] 李学海. EM78 单片机实用教程——基础篇/扩展篇. 北京:电子工业出版社,2003.
- [3] 李学海. 凌阳 8 位单片机——基础篇/提高篇. 北京:北京航空航天大学出版社,2005.
- [4] 李学海. PIC 单片机原理. 北京:北京航空航天大学出版社,2004.
- [5] 李学海. PIC 单片机实践. 北京:北京航空航天大学出版社,2004.

(收稿日期:2006-08-21)

3 软件实现

软件部分主要由主程序、采样中断服务程序和故障处理程序组成。主程序主要负责系统的上电自检和各个状态量的显示刷新。大部分的数据处理是在中断服务程序中完成的,主要包括各个状态量的计算,并将计算结果与整定值进行比较,以判断是否有故障发生。系统上电复位后,首先初始化各个片内和片外设备,对装置进行自检,然后开始采样、计算和判断。如果有故障发生,则转去执行故障处理程序;否则,进行状态量的刷新显示。程序流程如图 5 所示。

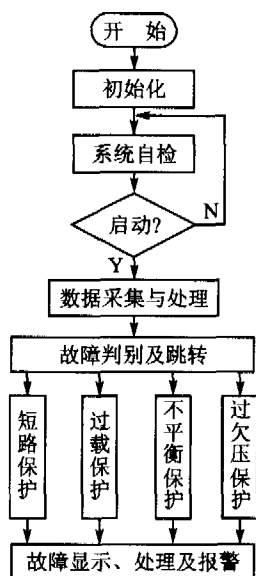


图 5 主程序流程

4 小结

本文介绍了以 LPC2292 处理器为核心的嵌入式微机保护装置的硬件电路和软件实现。以它为核心构成的矿用防爆型智能馈电开关,适用于交流 50 Hz、660/1 140 V 的中性点不接地的三相电网中,既可以作为配电总开关或分支开关,也可以用来保护不频繁启动的大容量电机。现场运行表明,该装置性能稳定,动作可靠,具有良好的推广应用价值。

参考文献

- [1] 陈德树. 计算机继电保护原理与技术. 北京:电子工业出版社,1991.
- [2] 贺家李. 电力系统继电保护技术的现状与发展. 中国电力,1999,32(10).
- [3] LPC2292 User Manual. <http://www.semiconductors.philips.com/>.
- [4] MAX197 芯片数据手册. <http://www.maxim-ic.com/cn/>.

张喜俊(硕士研究生),主要研究方向为电力系统微机保护;牟龙华(教授、博士生导师),主要研究方向为电力系统微机保护、智能电器与电能质量。

(收稿日期:2006-07-28)